

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-018302

(43)Date of publication of application : 19.01.1996

(51)Int.Cl.

H01P 1/15

H03K 17/74

H04B 1/44

(21)Application number : 06-149378

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 30.06.1994

(72)Inventor : KATOU MITSUhide

FURUYA KOUJI

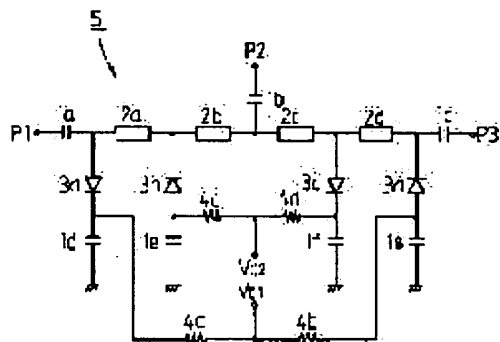
TSURU TERUHISA

(54) HIGH FREQUENCY SWITCH

(57)Abstract:

PURPOSE: To drive a high frequency switch with a single power source by constituting strip lines in two stages between ports.

CONSTITUTION: Since strip lines between ports P are constituted in two stages in a high frequency switch (HS), the isolation between ports P1 and P3 is improved to 70db which is twice as high as HS 35. Control voltages applied to control terminals CT Vc1 and Vc2 are generated with a single positive or negative power source. Since two diodes (3a and 3b or 3c and 3d) are connected to the bias route between terminals CT Vc1 and Vc2, the high frequency switch 5 can be driven with a low power consumption. Resistances 4a to 4d prevent the reduction of the isolation between ports P1 and P3 due to the power source of control voltages. Since the isolation is improved in this manner, the communication performance of a portable telephone set or the like is improved, and it is unnecessary to install another circuit to secure the isolation or to make the high frequency circuit into many stages, and the circuit shape is miniaturized and the cost is reduced, and the high frequency switch is driven with the single power source.



LEGAL STATUS

[Date of request for examination]

22.06.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3198808

[Date of registration]

15.06.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Best Available Copy

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-18302

(43) 公開日 平成 8 年 (1996) 1 月 19 日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 P 1/15				
H 0 3 K 17/74		Z		
H 0 4 B 1/44				

審査請求 未請求 請求項の数 5 O L (全 7 頁)

(21) 出願番号 特願平6-149378

(22) 出願日 平成 6 年 (1994) 6 月 30 日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 加藤 充英

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 降谷 孝治

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 鶴 輝久

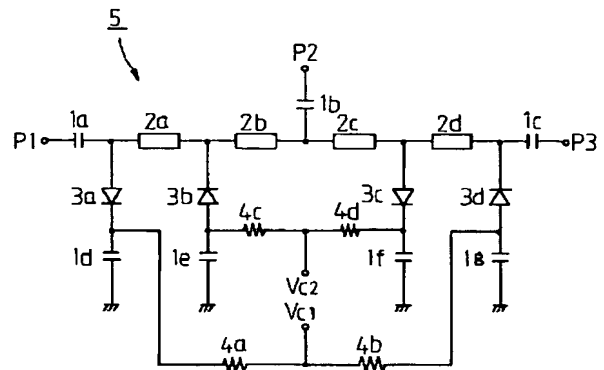
京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(54) 【発明の名称】 高周波スイッチ

(57) 【要約】

【目的】 各ポート間のアイソレーションが高く、単一電源で駆動可能な高周波スイッチを提供する。

【構成】 ポート P 1 とポート P 2 間に直列に接続されるストリップライン 2 a, 2 b と、ポート P 2 とポート P 3 間に直列に接続されるストリップライン 2 c, 2 d と、ポート P 1 とアース間に接続されるダイオード 3 a と、ストリップライン 2 a, 2 b の接続点とアース間に接続されるダイオード 3 b と、ストリップライン 2 c, 2 d の接続点とアース間に接続されるダイオード 3 c と、ポート P 3 とアース間に接続されるダイオード 3 d と、ダイオード 3 a とダイオード 3 d のアース側間に直列に接続される抵抗 4 a, 4 b と、ダイオード 3 b とダイオード 3 c のアース側間に直列に接続される抵抗 4 c, 4 d とを備える。



Best Available Copy

【特許請求の範囲】

【請求項 1】 3つのポートを有し、該3つのポートのうち第一のポートと第二のポートとの接続及び第二のポートと第三のポートとの接続を切り換えるための高周波スイッチにおいて、

前記第一のポートと第二のポートとの間に、第一のストリップラインと第二のストリップラインとの直列回路を接続し、前記第二のポートと第三のポートとの間に、第三のストリップラインと第四のストリップラインとの直列回路を接続し、

前記第一のポートとアースとの間に第一のダイオードを接続し、前記第一のストリップラインと第二のストリップラインとの接続点とアースとの間に第二のダイオードを接続し、前記第三のストリップラインと第四のストリップラインとの接続点とアースとの間に第三のダイオードを接続し、前記第三のポートとアースとの間に第四のダイオードを接続し、

前記第一のダイオードと第四のダイオードとのアース側間に、第一の抵抗と第二の抵抗との直列回路を接続し、前記第二のダイオードと第三のダイオードとのアース側間に、第三の抵抗と第四の抵抗との直列回路を接続し、前記第一のポートと第三のポートとの間の伝送ラインに対して、前記第一のダイオードと第二のダイオードとの極性が異なるとともに、前記第三のダイオードと第四のダイオードとの極性が異なり、かつ前記第一のダイオードと第四のダイオードとの極性が異なることを特徴とする高周波スイッチ。

【請求項 2】 前記第一乃至第四のストリップラインの入力端及び出力端とアースとの間にコンデンサを接続したことを特徴とする請求項 1 に記載の高周波スイッチ。

【請求項 3】 前記第一乃至第四のダイオードの両端に、放電抵抗を接続したことを特徴とする請求項 1 又は請求項 2 のいずれかに記載の高周波スイッチ。

【請求項 4】 前記第一乃至第四のダイオードの両端に、インダクタとコンデンサとの直列回路を接続し、前記第一乃至第四のダイオードの OFF 時の静電容量と、前記インダクタとにより、並列共振回路を構成したことを特徴とする請求項 1 又は請求項 2 のいずれかに記載の高周波スイッチ。

【請求項 5】 前記第一乃至第四のダイオードの両端に、インダクタと第一のコンデンサとの直列回路を接続し、前記第一乃至第四のダイオードの両端に、第二のコンデンサを接続し、前記第一乃至第四のダイオードの OFF 時の静電容量と前記第二のコンデンサとの合成静電容量と、前記インダクタとにより、並列共振回路を構成したことを特徴とする請求項 1 又は請求項 2 のいずれかに記載の高周波スイッチ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、携帯電話機等の高周波回路において、信号の経路の切り換えを行うための高周波スイッチに関するものである。

【0002】

【従来の技術】従来の高周波スイッチを図 7 に示す。図 7 において、ポート P1 は、コンデンサ 31a とストリップライン 32a とコンデンサ 31b との直列回路を介してポート P2 に接続される。コンデンサ 31a とストリップライン 32a との接続点は、ダイオード 33a のアノードに接続され、ダイオード 33a のカソードは、コンデンサ 31c を介してアースに接続されるとともに、抵抗 34a を介してコントロール端子 Vc1 に接続される。

【0003】また、コンデンサ 31b とストリップライン 32a との接続点は、ストリップライン 32b を介してアースに接続されるとともに、ストリップライン 32c とコンデンサ 31d との直列回路を介してポート P3 に接続される。コンデンサ 31d とストリップライン 32c との接続点は、ダイオード 33b のアノードに接続され、ダイオード 33b のカソードは、コンデンサ 31e を介してアースに接続されるとともに、抵抗 34b を介してコントロール端子 Vc2 に接続され、高周波スイッチ 35 が構成されている。

【0004】なお、ストリップライン 32a、32c は、目的の周波数における信号の波長の 1/4 以下の長さを有する 90° 位相シフトであり、ストリップライン 32b は、ハイインピーダンス線路又は 90° 位相シフトである。

【0005】このように構成された高周波スイッチ 35 は、コントロール端子 Vc1 に正の制御電圧が印加され、コントロール端子 Vc2 に負の制御電圧が印加された場合、この制御電圧は、ダイオード 33a に対しては逆方向のバイアス電圧となり、ダイオード 33b に対しては順方向のバイアス電圧となるため、ダイオード 33a は OFF になり、ダイオード 33b は ON になる。したがって、ストリップライン 32c は、ダイオード 33b により接地されポート P2 から見たそのインピーダンスがほぼ無限大となるため、ポート P1 とポート P2 間に信号が流れ、ポート P2 とポート P3 間には信号が流れない。

【0006】一方、コントロール端子 Vc1 に負の制御電圧が印加され、コントロール端子 Vc2 に正の制御電圧が印加された場合、この制御電圧は、ダイオード 33a に対しては順方向のバイアス電圧となり、ダイオード 33b に対しては逆方向のバイアス電圧となるため、ダイオード 33a は ON になり、ダイオード 33b は OFF になる。したがって、ストリップライン 32a は、ダイオード 33a により接地されポート P2 から見たそのインピーダンスがほぼ無限大となるため、ポート P2 とポート P3 間に信号が流れ、ポート P1 とポート P2 間

には信号が流れない。

【0007】なお、ストリップライン32bは、直流的には、コントロール端子Vc1、Vc2に印加された制御電圧により、ダイオード33a、33bに電流を流すための経路になるとともに、高周波では、ストリップライン32aとストリップライン32cの接続点から見たストリップライン32bのインピーダンスを高め、挿入損失及び反射損失を少なくする働きを有する。

【0008】このように構成された高周波スイッチ35は、コントロール端子Vc1、Vc2に印加される制御電圧により、ポートP2をポートP1又はポートP3に接続切り換えることができる。

【0009】

【発明が解決しようとする課題】ところが、上記従来例の高周波スイッチ35においては、ポートP1とポートP2とのアイソレーションが35dB程度と低いため、携帯電話機等のシンセサイザの切り換えに用いた場合、十分な通信性能を得ることができなかった。そのため、アイソレーションを確保するための別回路の設置や、高周波スイッチ回路の多段化等を行っていたが、回路が複雑で形状が大きくなりコストが高くなっていた。さらに、コントロール端子Vc1、Vc2に印加される制御電圧の電源に正負の2電源が必要となるため、電源回路の設計に制約が生じ携帯電話機等のコストが高くなっていた。

【0010】本発明は、このような問題を解消するためになされたものであり、アイソレーションが高く、単一電源で駆動可能な高周波スイッチを提供することを目的とするものである。

【0011】

【課題を解決するための手段】上記の目的を達成するために、本発明においては、3つのポートを有し、該3つのポートのうち第一のポートと第二のポートとの接続及び第二のポートと第三のポートとの接続を切り換えるための高周波スイッチにおいて、前記第一のポートと第二のポートとの間に、第一のストリップラインと第二のストリップラインとの直列回路を接続し、前記第二のポートと第三のポートとの間に、第三のストリップラインと第四のストリップラインとの直列回路を接続し、前記第一のポートとアースとの間に第一のダイオードを接続し、前記第一のストリップラインと第二のストリップラインとの接続点とアースとの間に第二のダイオードを接続し、前記第三のストリップラインと第四のストリップラインとの接続点とアースとの間に第三のダイオードを接続し、前記第三のポートとアースとの間に第四のダイオードを接続し、前記第一のダイオードと第四のダイオードとのアース側間に、第一の抵抗と第二の抵抗との直列回路を接続し、前記第二のダイオードと第三のダイオードとのアース側間に、第三の抵抗と第四の抵抗との直列回路を接続し、前記第一のポートと第三のポートとの

間の伝送ラインに対して、前記第一のダイオードと第二のダイオードとの極性が異なるとともに、前記第三のダイオードと第四のダイオードとの極性が異なり、かつ前記第一のダイオードと第四のダイオードとの極性が異なることを特徴とするものである。

【0012】また、前記第一乃至第四のストリップラインの入力端及び出力端とアースとの間にコンデンサを接続したことを特徴とするものである。

【0013】また、前記第一乃至第四のダイオードの両端に、放電抵抗を接続したことを特徴とするものである。

【0014】また、前記第一乃至第四のダイオードの両端に、インダクタとコンデンサとの直列回路を接続し、前記第一乃至第四のダイオードのOFF時の静電容量と前記インダクタとにより、並列共振回路を構成したことを特徴とするものである。

【0015】また、前記第一乃至第四のダイオードの両端に、インダクタと第一のコンデンサとの直列回路を接続し、前記第一乃至第四のダイオードの両端に、第二のコンデンサを接続し、前記第一乃至第四のダイオードのOFF時の静電容量と前記第二のコンデンサとの合成静電容量と、前記インダクタとにより、並列共振回路を構成したことを特徴とするものである。

【0016】

【作用】上記の構成によれば、第一のポートと第二のポートとの間、及び、第二のポートと第三のポートとの間にストリップラインが2段に構成されるため、第一のポートと第三のポート間のアイソレーションが高まる。

【0017】また、第一乃至第四のストリップラインの入力端及び出力端とアースとの間にコンデンサを接続することにより、高周波スイッチの特性インピーダンスを調整し、接続される線路や他の回路とのインピーダンス整合を行うことができる。

【0018】また、ダイオードの両端に抵抗を接続することにより、ダイオードのOFF時に蓄積された電荷が、ダイオードのONと同時に放電され、OFFからONのスイッチング動作をスムーズに行うことができる。

【0019】また、ダイオードの両端にインダクタとコンデンサとの直列回路を接続し、ダイオードのOFF時の静電容量とインダクタとで並列共振回路を構成することにより、ダイオードのOFF時の、ダイオードとストリップラインとの接続点のインピーダンスを増加させ、挿入損失や反射損失を低減することができる。

【0020】また、ダイオードの両端に、インダクタと第一のコンデンサとの直列回路を接続するとともに、第二のコンデンサを接続したものは、ダイオードのOFF時の静電容量とコンデンサとの合成静電容量とインダクタとで並列共振回路を構成することにより、ダイオードのOFF時の、ダイオードとストリップラインとの接続点のインピーダンスを増加させ、挿入損失や反射損失を

低減することができる。

【0021】

【実施例】以下、本発明による高周波スイッチの実施例を図面を用いて説明する。図1に本発明の第一の実施例による高周波スイッチを示す。図1において、ポートP1とポートP2との間には、コンデンサ1a、ストリップライン2a、2b及びコンデンサ1bの直列回路が接続され、コンデンサ1bとストリップライン2bとの接続点とポートP3との間には、ストリップライン2c、2d及びコンデンサ1cの直列回路が接続される。

【0022】また、コンデンサ1aとストリップライン2aとの接続点は、ダイオード3aのアノードに接続され、ダイオード3aのカソードは、コンデンサ1dを介してアースに接続される。ストリップライン2aとストリップライン2bとの接続点は、ダイオード3bのカソードに接続され、ダイオード3bのアノードは、コンデンサ1eを介してアースに接続される。

【0023】また、ストリップライン2cとストリップライン2dとの接続点は、ダイオード3cのアノードに接続され、ダイオード3cのカソードは、コンデンサ1fを介してアースに接続される。ストリップライン2dとコンデンサ1cとの接続点は、ダイオード3dのカソードに接続され、ダイオード3dのアノードは、コンデンサ1gを介してアースに接続される。

【0024】また、ダイオード3aのカソードとコンデンサ1dとの接続点と、ダイオード3dのアノードとコンデンサ1gとの接続点とは、抵抗4aと抵抗4bとの直列回路で接続され、ダイオード3bのアノードとコンデンサ1eとの接続点と、ダイオード3cのカソードとコンデンサ1fとの接続点とは、抵抗4cと抵抗4dとの直列回路で接続される。そして、抵抗4aと抵抗4bとの接続点と、抵抗4cと抵抗4dとの接続点がコントロール端子Vc1、Vc2となり、高周波スイッチ5が構成される。

【0025】なお、コンデンサ1a～1gは、コントロール端子Vc1、Vc2に印加された制御電圧により流れる電流が、ダイオード3a～3dを含む回路にのみ流れるように電流経路を制限し、他の部分に影響を及ぼさないようにするものである。また、ストリップライン2a～2dは、目的の周波数における信号の波長の1/4以下の長さを有する90°位相シフトであり、抵抗4a～4dはダイオード3a～3dに一定の電流を流すためのものである。

【0026】次に、高周波スイッチ5の動作を説明する。まず、コントロール端子Vc1に正の制御電圧が印加され、コントロール端子Vc2が接地された場合、又は、コントロール端子Vc1が接地され、コントロール端子Vc2に負の制御電圧が印加されされた場合、この制御電圧は、ダイオード3a、3bに対しては逆方向のバイアス電圧となり、ダイオード3c、3dに対しては

順方向のバイアス電圧となるため、ダイオード3a、3bはOFFになり、ダイオード3c、3dはONになる。したがって、ストリップライン2c、2dは、ダイオード3c、3dにより接地されポートP2から見たそのインピーダンスがほぼ無限大となるため、ポートP1とポートP2間に信号が流れ、ポートP2とポートP3間には信号が流れない。

【0027】一方、コントロール端子Vc1に負の制御電圧が印加され、コントロール端子Vc2が接地された場合、又は、コントロール端子Vc1が接地され、コントロール端子Vc2に正の制御電圧が印加された場合、この制御電圧は、ダイオード3a、3bに対しては順方向のバイアス電圧となり、ダイオード3c、3dに対しては逆方向のバイアス電圧となるため、ダイオード3a、3bはONになり、ダイオード3c、3dはOFFになる。したがって、ストリップライン2a、2bは、ダイオード3a、3bにより接地されポートP2から見たそのインピーダンスがほぼ無限大となるため、ポートP2とポートP3間に信号が流れ、ポートP1とポートP2間には信号が流れない。

【0028】このように構成された高周波スイッチ5は、各ポート間のストリップラインが2段に構成されているため、ポートP1、P3間のアイソレーションが、従来の高周波スイッチ35の2倍の70dbに向上する。また、コントロール端子Vc1、Vc2に印加される制御電圧の電源は、正又は負の単一電源で構成することができる。さらに、コントロール端子Vc1、Vc2間のバイアス経路に、2つのダイオード(3a、3b又は3c、3d)が直列に接続される構成となるため、低い消費電流で駆動することができる。また、抵抗抵抗4a～4dは、制御電圧の電源によるポートP1、ポートP3間のアイソレーションの低下を防止する効果も有しており、より高抵抗が好ましい。

【0029】なお、ダイオード3a～3dの極性方向は、図1に示した方向以外にその反対の方向でも実施可能である。この場合、コントロール端子Vc1、Vc2間に印加される制御電圧の極性と、ポートP1、P2、P3間の接続関係は逆になる。

【0030】即ち、コントロール端子Vc1に正の制御電圧が印加され、コントロール端子Vc2が接地された場合、又は、コントロール端子Vc1が接地され、コントロール端子Vc2に負の制御電圧が印加されされた場合は、ポートP2とポートP3間に信号が流れ、ポートP1とポートP2間には信号が流れない。また、コントロール端子Vc1に負の制御電圧が印加され、コントロール端子Vc2が接地された場合、又は、コントロール端子Vc1が接地され、コントロール端子Vc2に正の制御電圧が印加された場合は、ポートP1とポートP2間に信号が流れ、ポートP2とポートP3間には信号が流れない。

【0031】但し、ポートP1とポートP3間の伝送ラインに対して、ダイオード3aとダイオード3bとの極性が異なるとともに、ダイオード3cとダイオード3dとの極性が異なり、かつダイオード3aとダイオード3dとの極性が異なることが必要である。

【0032】次に、図2に本発明の第二の実施例による高周波スイッチを示す。図2において、高周波スイッチ15は、高周波スイッチ5の、コンデンサ1aとストリップライン2aとの接続点、ストリップライン2aとストリップライン2bとの接続点、ストリップライン2bとストリップライン2cとの接続点、ストリップライン2cとストリップライン2dとの接続点、及び、ストリップライン2dとコンデンサ1cとの接続点とアース間に、コンデンサ11a、11b、11c、11d、11eが接続され構成される。

【0033】このように構成された高周波スイッチ15は、高周波スイッチ5と同一の作用、効果を有するとともに、コンデンサ11a～11eにより特性インピーダンスを調整することで、挿入損失や反射損失が低減される。また、ストリップライン2a～2dの長さを短縮することができ、高周波スイッチの小型化に寄与することができる。

【0034】図3及び図5に本発明の第三及び第五の実施例による高周波スイッチの部分回路図を示す。これらは、高周波スイッチ5、15のダイオード3a～3dに、放電抵抗が接続されたもの、又はインダクタとコンデンサとの直列回路が接続されたもの、又はインダクタとコンデンサとの直列回路及びコンデンサが接続されたものである。したがって、その要部のみを示し他の部分は省略する。

【0035】図3に示すように、ダイオード3a～3dの両端に放電抵抗21が接続される。この回路は、ダイオード3a～3dのOFF時の静電容量に蓄積された電荷がダイオード3a～3dのONと同時に放電抵抗21に放電され、ダイオード3a～3dのOFFからONのスイッチング動作をスムーズに行うことができるものである。

【0036】また、図4に示すように、ダイオード3a～3dの両端にインダクタ22とコンデンサ23の直列回路が接続され、ダイオード3a～3dのOFF時の静電容量と、インダクタ22とで並列共振回路が形成される。そして、共振周波数を信号の周波数と一致させることにより、ダイオード3a～3dのOFF時のストリップライン2a～2dとの接続点のインピーダンスが増加し、挿入損失や反射損失が低減される。なお、コンデンサ23はインダクタ22により直流がバイパスするのを防止するためのものである。

【0037】また、ダイオード3a～3dのOFF時の静電容量が小さく、所望の共振周波数が得られない場合は、図5に示すように、ダイオード3a～3dの両端

に、インダクタ22とコンデンサ23の直列回路が接続されたものに、さらに、コンデンサ24が接続され、ダイオード3a～3dのOFF時の静電容量とコンデンサ24との合成静電容量と、インダクタ22とで並列共振回路が形成され、所望の共振周波数を得ることができる。

【0038】図6に本発明による高周波スイッチのコンデンサの接続方法の変形例を示す。図6に示すように、ストリップライン2b、2c間にコンデンサ25a、25bが直列に接続され、コンデンサ25a、25bの接続点にポートP2が接続される。この回路は、ダイオード3a～3dの特性により、抵抗4a～4dによる制御電圧の分割割合を変えて、それぞれのダイオード3a～3dに印加されるバイアス電圧を変えた場合、図1及び図2に示した高周波スイッチ5、15では、ダイオード3bのカソードと、ダイオード3cのアノードとの電位差が0にならず、ストリップライン2b、2c間に直流電流が流れるため、これを防止するためのものである。

【0039】なお、制御電圧の電源側からの交流的な干渉を除去するため、コントロール端子Vc1、Vc2とアースとの間にデカップリングコンデンサを接続することも可能である。

【0040】

【発明の効果】以上説明したように、本発明にかかる高周波スイッチによれば、各ポート間のストリップラインが2段に構成されているため、ポートP1、P3間のアイソレーションが従来の高周波スイッチの2倍に高まり、携帯電話機等の通信性能を向上することができる。また、アイソレーションを確保するための別回路の設置や、高周波スイッチ回路の多段化等が不要になるため、回路が単純化し形状が小型になるとともに低コスト化が図れる。

【0041】また、コントロール端子に印加される制御電圧の電源は、正又は負の単一電源で構成することができるため、電源回路の設計に制約がなくなり携帯電話機等のコストを低下することができる。

【0042】また、ダイオードの両端に放電抵抗を接続することにより、ダイオードのスイッチング動作をスムーズに行うことができる。

【0043】また、ダイオードの両端にインダクタとコンデンサとの直列回路を接続し、ダイオードのOFF時の静電容量とインダクタとで並列共振回路を構成することにより、挿入損失や反射損失を低減することができる。

【0044】また、ダイオードの両端に、インダクタと第一のコンデンサとの直列回路を接続するとともに第二のコンデンサを接続し、ダイオードのOFF時の静電容量と第二のコンデンサとの合成静電容量とインダクタとで並列共振回路を構成することにより、挿入損失や反射損失を低減することができる。

【0045】さらに、コントロール端子間のバイアス経路に、2つのダイオードが直列に接続されるため、低い消費電流で駆動することができる。

【図面の簡単な説明】

【図1】本発明の第一の実施例による高周波スイッチの回路図である。

【図2】本発明の第二の実施例による高周波スイッチの回路図である。

【図3】本発明の第三の実施例の高周波スイッチにおける、ダイオードに放電抵抗を接続した部分回路図である。

【図4】本発明の第四の実施例の高周波スイッチにおける、ダイオードにインダクタとコンデンサとの直列回路を接続した部分回路図である。

【図5】本発明の第五の実施例の高周波スイッチにおけ

る、ダイオードにインダクタとコンデンサとの直列回路及びコンデンサを接続した部分回路図である。

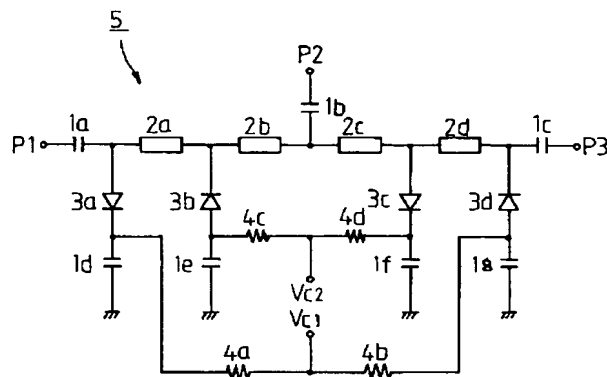
【図6】図1及び図2のコンデンサの接続方法の変形例を示す部分回路図である。

【図7】従来例の高周波スイッチの回路図である。

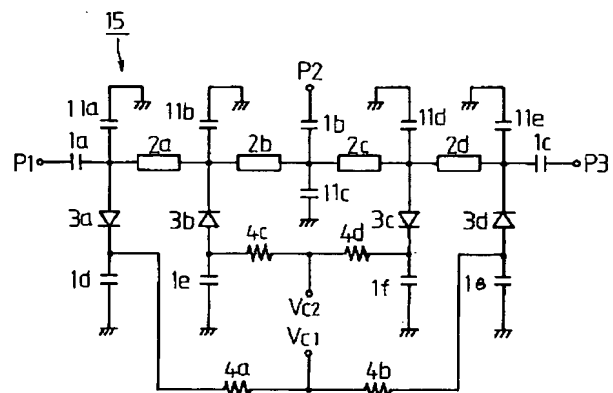
【符号の説明】

2 a ~ 2 d	ストリップライン
3 a ~ 3 d	ダイオード
4 a ~ 4 d	抵抗
5, 15	高周波スイッチ
21	放電抵抗
22	インダクタ
11 a ~ 11 e	コンデンサ
23, 24	コンデンサ
25 a, 25 b	コンデンサ

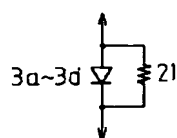
【図1】



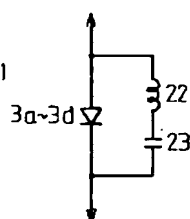
【図2】



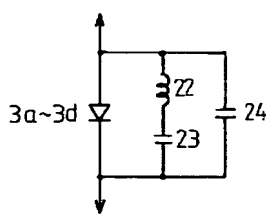
【図3】



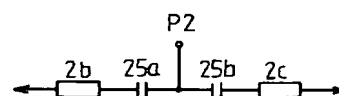
【図4】



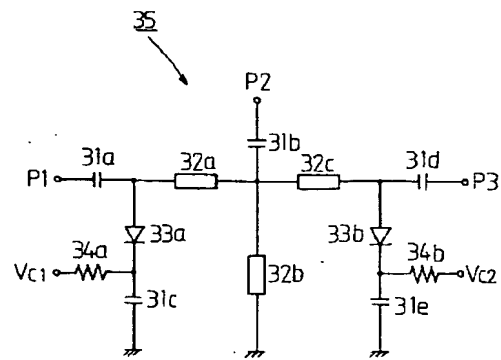
【図5】



【図6】



【図 7】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.